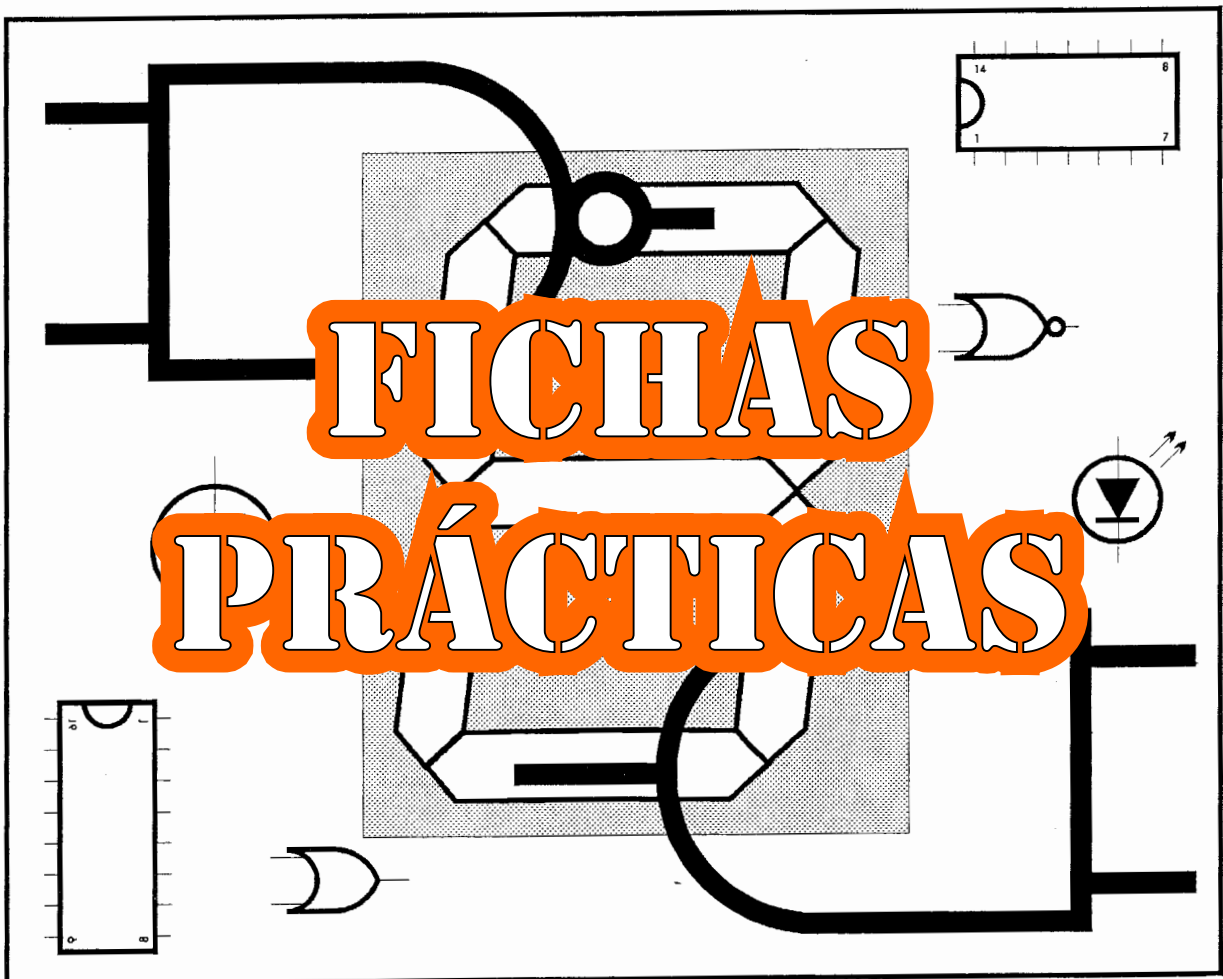


© FAXTER ESTÁ PROHIBIDO EL USO DE ESTOS CONTENIDOS PARA USO COMERCIAL

# ELECTRÓNICA DIGITAL

# DIGITAL

FUNDAMENTOS TEORICO - PRACTICOS



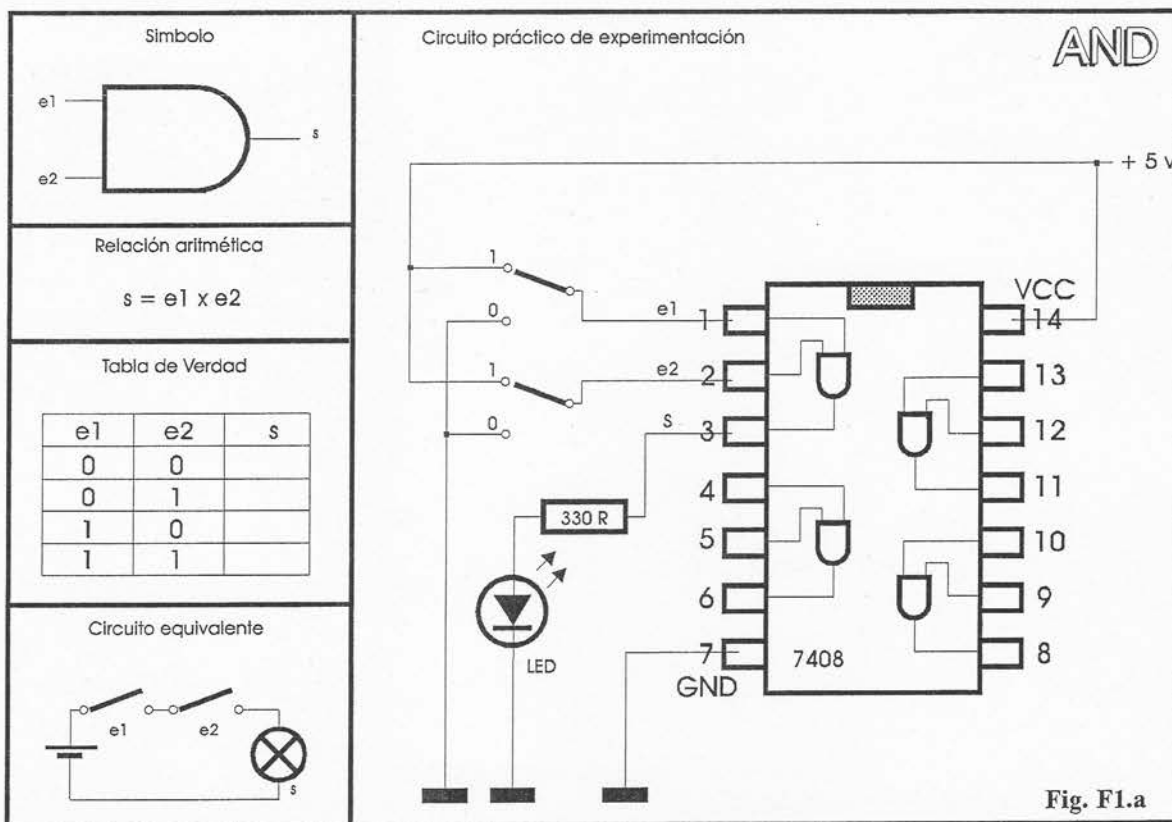
ELECTRÓNICA DIGITAL: Experimentación con puertas lógicas

Ficha: 1

Por ser la familia TTL la que nos permite un mayor "maltrato" sin deteriorarse fácilmente, usaremos en las prácticas este tipo de circuitos integrados o *chips*.

En la siguiente figura se muestra el símbolo de una puerta lógica tipo AND, su expresión aritmética, su cuadro de valores para cubrir ( que serán: 0 o 1 ), el circuito eléctrico equivalente y el conexionado práctico con el que experimentaremos.

Aunque trabajaremos con lógica TTL, todos los circuitos funcionarán con chips CMOS; lo único que deberemos hacer en este caso, será sustituir el chip de puertas del ejemplo por su igual de la familia CMOS. No será necesario ( ni conveniente ) variar la tensión de alimentación ni el valor de los componentes asociados.



Para montar el circuito de la figura, empezaremos por instalar el chip SN7408 en una tarjeta de pruebas tipo *proto-board* e ir uniendo con cablecillos los componentes asociados y haciendo las conexiones indicadas.

Deberemos conectar el chip al positivo ( pin 14 ) y al negativo o masa ( pin 7 ), esta es la alimentación propia del chip que permitirá funcionar las puertas de su interior. Es importante hacer esto en todos los montajes, de no hacerlo así no funcionará ninguno.

Una vez efectuadas todas las conexiones pasaremos a la prueba, la cual consiste en rellenar los valores de la salida ( S ) y completar la tabla de verdad para esta puerta AND.

Comenzaremos dándole un 0 a la entrada uno ( e1 ) y a la entrada dos ( e2 ); para ello colocaremos a masa ambas entradas por medio de los conmutadores y observaremos que sucede en la salida. Si el LED se enciende, significa que "salen" +5v, es decir, hay un 1 a la salida. En caso contrario, habrá un 0. Se continuará con los valores de la segunda fila ( 0 y 1 ) y así sucesivamente hasta la cuarta y última fila ( 1 y 1 ).

El 1 lógico se consigue poniendo la entrada a +5v, también por la acción de los conmutadores.

Conviene apuntar que las entradas debende estar siempre conectadas a 0 o a 1. Esto evitará que la puerta actúe de forma inesperada ya que, una entrada al aire, puede ser interpretada como un 0 o como un 1.

ELECTRÓNICA DIGITAL: Experimentación con puertas lógicas

Ficha: 2

Conectar los circuitos siguientes y construir su tabla de verdad ( Ver ficha 1 como referencia ).

**AND**

$s = e1 \times e2$

e1	e2	s
0	0	
0	1	
1	0	
1	1	

**OR**

$s = e1 + e2$

e1	e2	s
0	0	
0	1	
1	0	
1	1	

**NAND**

$s = \overline{e1 \times e2}$

e1	e2	s
0	0	
0	1	
1	0	
1	1	

**NOR**

$s = \overline{e1 + e2}$

e1	e2	s
0	0	
0	1	
1	0	
1	1	

**NOT**

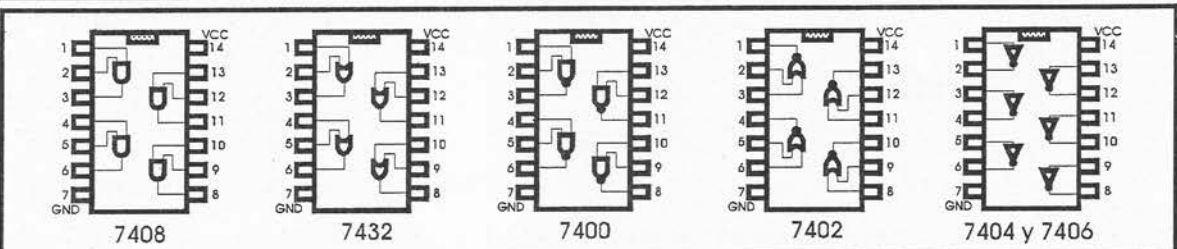
$s = \overline{e}$

e	s
0	
1	

**DOBLE NEGACION**

$s1 = \overline{e}$      $s2 = \overline{s1} = e$

e	s1	s2
0		
1		



La puerta NOT, también se la conoce con el nombre de: INVERSOR  
 La DOBLE NEGACIÓN no es una puerta en sí, sino la unión de 2 inversores en cascada.

ELECTRÓNICA DIGITAL: Experimentación con puertas lógicas

Ficha: 3

Conectar los circuitos siguientes y construir su tabla de verdad. ( Ver Ficha 1 como referencia ).

**EXOR**

$s = e1 \oplus e2$

e1	e2	s
0	0	
0	1	
1	0	
1	1	

**EXNOR**

e1	e2	s
0	0	
0	1	
1	0	
1	1	

Puerta NAND con sus entradas unidas

e	s
0	
1	

¿ A QUE PUERTA EQUIVALDRÍA ?

Puerta NOR con sus entradas unidas

e	s
0	
1	

¿ A QUE PUERTA EQUIVALDRÍA ?

e1	e2	s
0	0	
0	1	
1	0	
1	1	

¿ A QUE PUERTA EQUIVALDRÍA ?

e1	e2	s
0	0	
0	1	
1	0	
1	1	

¿ A QUE PUERTA EQUIVALDRÍA ?

SEMISUMADOR (s) CON ACARREO (a)



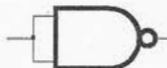
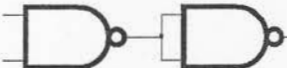


e1	e2	s	a
0	0		
0	1		
1	0		
1	1		

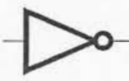


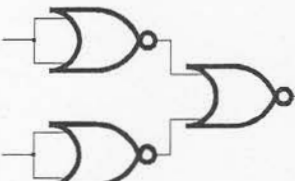

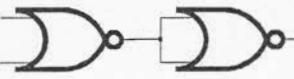
$s = e1 \oplus e2$

$a = e1 \times e2$



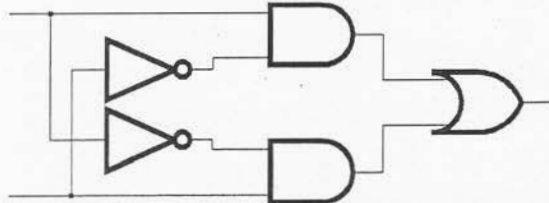
Ante la diversidad de puertas existentes ( como vimos ), se estudió la posibilidad de poder "confeccionar" una **puerta universal** que emulase a cualquiera de las restantes. Esto permitiría, entre otras cosas, aprovechar aquellas puertas que quedasen libres dentro de algún chip del montaje y transformarlas en otras necesarias; de esta forma se ahorrarían materiales y espacio.

Surgen, de este modo, dos técnicas de generación de puertas: la **NAND** y la **NOR**.

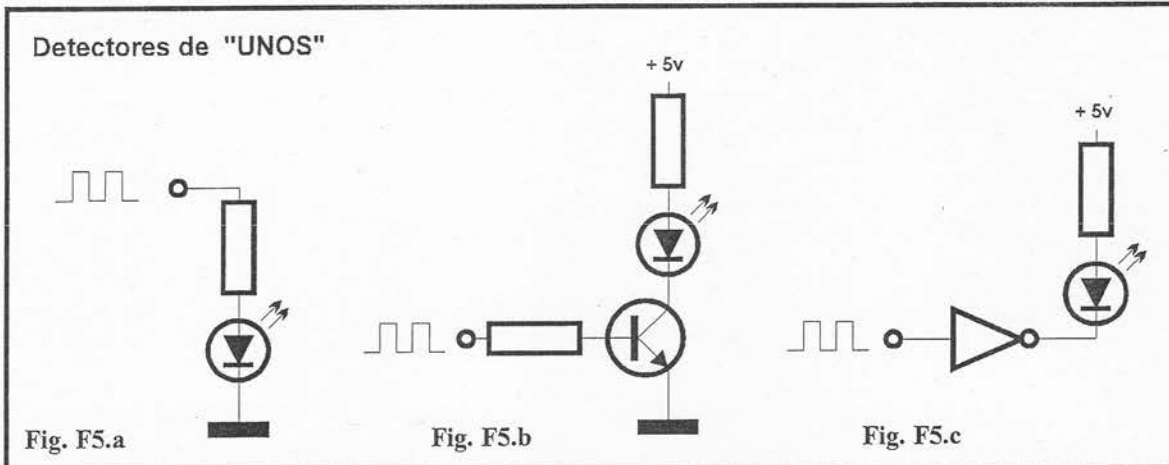
Técnica NAND		
	NOT	
		
		
		

Técnica NOR		
	NOT	
		
		
		

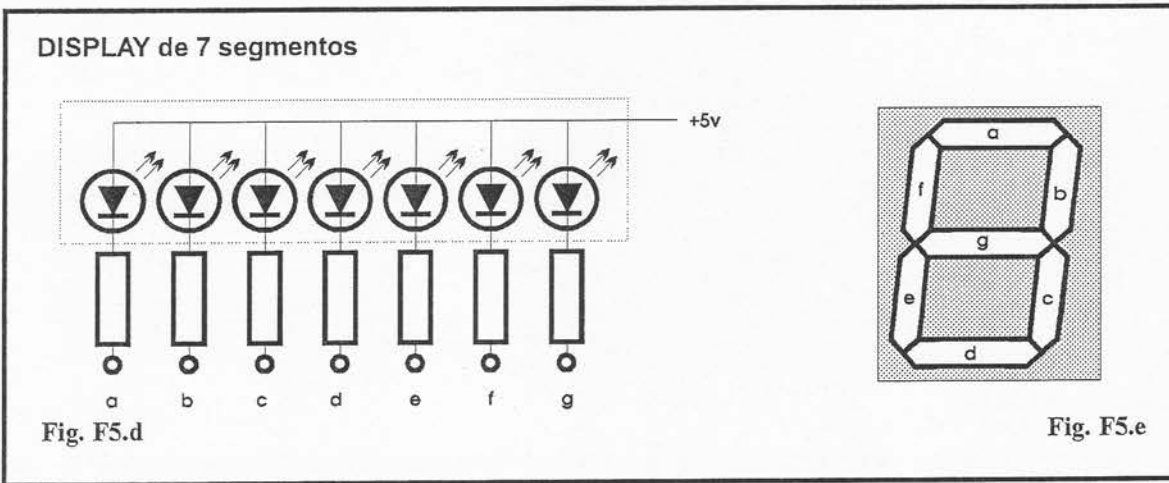
Algunas veces, motivados por el hecho antes expuesto, quedan libres una cantidad de puertas distintas. Aunque esta no es ninguna técnica específica, la técnica de mezclar distintas puertas para conseguir una cualquiera de ellas puede, en ocasiones, ser ventajosa. De hecho, las combinaciones que se pueden realizar, son muy grandes y como muestra podemos ver en la siguiente figura la construcción de una puerta EXOR ( también llamada OR EXCLUSIVA ) mediante esta técnica.

Técnica Mixta	
	
	

Los elementos que vamos a tratar en este apartado son: **Detectores de "UNOS"** lógicos y los **Displays** de 7 segmentos. Los primeros nos indicarán por medio del encendido del LED, que se ha detectado una tensión positiva de aproximadamente 5v. En este tipo de indicadores, se puede suponer que cuando el LED está apagado la tensión detectada corresponde a 0v, es decir, que hay un **0** lógico. No obstante en el caso de existir una tensión baja (P.E. 1,5v) dicho LED no se encendería y sin embargo este nivel de tensión en TTL no representaría a un **0** lógico sino a un *estado indiferente* el cual, al ser aplicado a una puerta, esta podría interpretarlo como **0** o **1**.



En las figuras pueden verse 3 formas distintas de construir Detectores de "UNOS".  
 Fig. F5.a : Al llegar un tren de pulsos "altos" (**1**) y "bajos" (**0**) a su entrada, el LED se encenderá solo en presencia de los primeros al tener su Katodo a masa (0v) y llegar a su Anodo una tensión positiva.  
 En los circuitos de las otras dos figuras, el LED actúa de forma similar, pero existe una diferencia a tener en cuenta: la intensidad o corriente que consume el LED no está suministrada por la salida de la puerta a la que está conectado (recuérdese el concepto de *FANOUT*) sino por un elemento que desempeña la misión de aislar el LED de dicha puerta (un transistor o una puerta inversora).



Los Displays de 7 segmentos suelen estar constituidos por 7 diodos LED (zona punteada) con una de sus patas conectadas entre si y que se puede llamar pata común. Si la pata que llevan común es el Anodo ( caso de la Fig.) se llaman Displays de *Anodo común*, en caso contrario recibirán el de Displays de *Katodo común*.  
 Exteriormente tienen un aspecto semejante al de la Fig. F5.e que, como puede apreciarse, permite representar cualquier dígito decimal (del 0 al 9) encendiendo los correspondientes segmentos y apagando los demás.  
 Las letras de la "a" a la "g", es la referencia que se impuso en forma de norma porque, como se verá, estos Displays suelen ir conectados a un chip que convierte o descodifica un código BCD en 7 segmentos y sus salidas deben conexionarse de forma adecuada para que los dígitos se representen correctamente.

ELECTRÓNICA DIGITAL: Codificadores y Decodificadores

Ficha: 6

Los **Codificadores** son elementos capaces de convertir un código en otro distinto, es decir, la información que se aplica en su entrada es "traducida" o codificada a otro tipo de lenguaje o código pero sin cambiar su significado. P.E. Introducir el número decimal 4 y sacar el mismo número en binario, lo que sería: 0100 .

La operación inversa, sería la función de los **Decodificadores**. En el ejemplo anterior, aplicaríamos a la entrada el número binario 0100 y obtendríamos a su salida el número decimal 4 .

Uno de los Decodificadores mas empleados es el Decodificador de BCD a 7 segmentos. Tal y como puede observarse en la siguiente figura, esta operación la hace un chip referenciado como 7447 que contiene en su interior todos los elementos necesarios para realizar la decodificación.

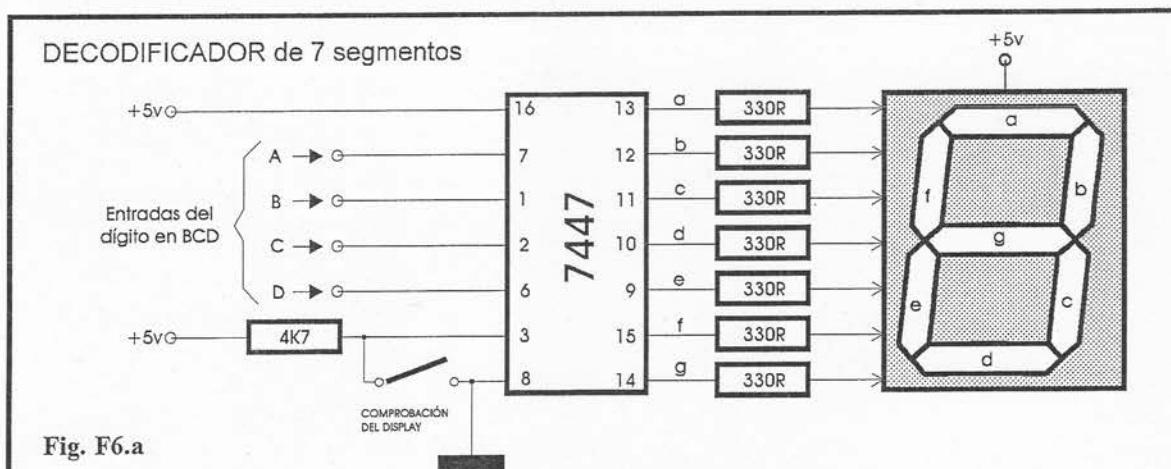


Fig. F6.a

D	C	B	A	a	b	c	d	e	f	g	Nº
0	0	0	0								
0	0	0	1								
0	0	1	0								
0	0	1	1								
0	1	0	0								
0	1	0	1								
0	1	1	0								
0	1	1	1								
1	0	0	0								
1	0	0	1								

Cubrir experimentalmente la tabla de verdad del circuito. Ir aplicando los valores **0** y **1** para ABCD ( código BCD ) y anotar en las casillas con una **E** o una **A** si el segmento correspondiente ( a , b , c , d , e , f , g ) está encendido ( E ) o si está apagado ( A ) y el número que presenta el display.

Recuérdese que estamos utilizando un display de Anodo común, lo cual significa que sus segmentos se encenderán cuando la tensión aplicada a cada uno de ellos sea de 0 voltios, es decir, un **0** lógico.

En el esquema propuesto, tendremos precaución de revisar el correcto estado de todas las conexiones antes de dar alimentación al circuito. Esta norma se deberá aplicar en todos los montajes.

El circuito integrado 7447 se alimenta a +5v por su *pin* ( pata ) número 16 y a 0v ( o masa ) por su *pin* numero 8 . El display también necesita ser conectado a +5v recibiendo los 0v a través del chip 7447.

La pata nº 3 del 7447 nos permite hacer un chequeo del estado del display. Por defecto está conectada a una tensión positiva ( **1** lógico ) que le llega a través de la resistencia de 4K7. Si cerramos el interruptor, estaremos aplicando a esa pata 0v ( **0** lógico ), [ la resistencia de 4K7 impide un cortocircuito con +5v ], y todos los segmentos del display deberán de iluminarse si este está en buen estado y correctamente conexionado.

Para realizar las mediciones esta pata deberá de estar a nivel lógico **1** .

Las 7 resistencias de 330 Ohmios, van unidas a cada uno de los LED que forman los segmentos del display y su misión es limitar el paso de corriente que estos absorben para evitar su destrucción.

Por ultimo, los valores lógicos que se deberán de aplicar a las entradas ABCD para cubrir la tabla de verdad propuesta serán de +5v para el **1** lógico y 0v ( o masa ) para el **0** lógico; estas serán tomadas directamente de la alimentación a través de cablecillos.

Recuérdese la obligatoriedad de no dejar ninguna de las entradas *al aire* ( desconectada ) a fin de evitar comportamientos inesperados y resultados erróneos.

ELECTRÓNICA DIGITAL: Codificadores y Decodificadores

Ficha: 7

Cumplimentar las tablas de verdad de los circuitos.

CODIFICADOR Decimal - Binario

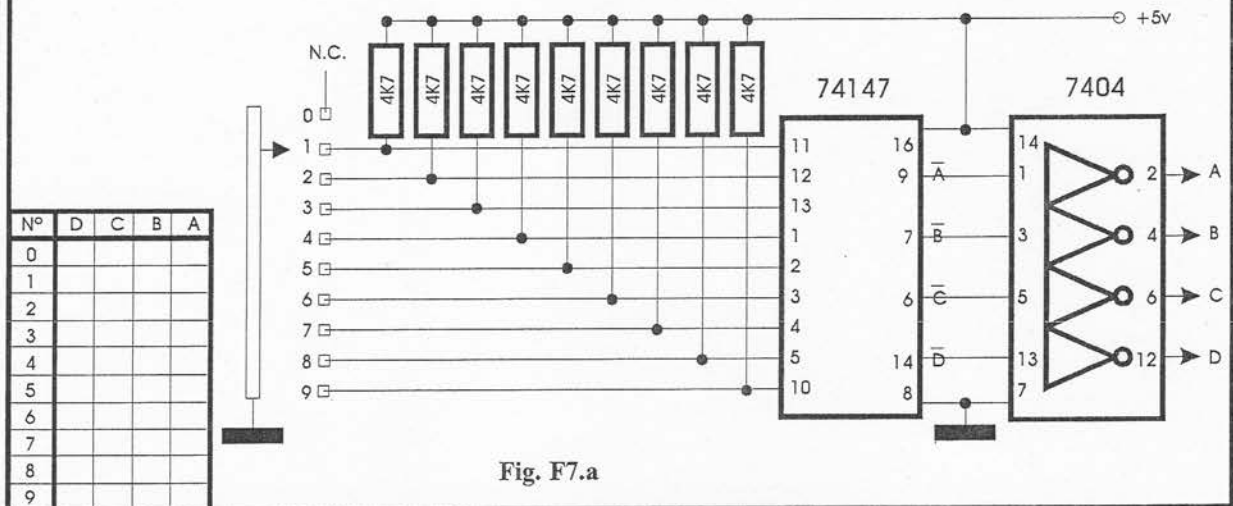


Fig. F7.a

En este montaje se deberá de dar 0v ( 0 lógico ) a cada una de las entradas, del 0 al 9 , para obtener sus equivalentes en binario. Por defecto, ( resistencias de 4K7 ), están a +5v ( 1 lógico ).

Obsérvese que a la salida del chip 74147 obtenemos ya el número correspondiente en binario pero complementado o invertido; por este motivo debemos emplear un inversor para recomponerlo .

Como tabla de verdad complementaria, se podría construir la de las salidas del 74147.

NOTA: Esta tabla de ejemplo no está completa. Faltan filas por presentar.

1	2	3	4	5	6	7	8	9	D	C	B	A
1	1	1	1	1	1	1	1	1				
0	1	1	1	1	1	1	1	1				
1	0	1	1	1	1	1	1	1				

DECODIFICADOR Binario - Decimal

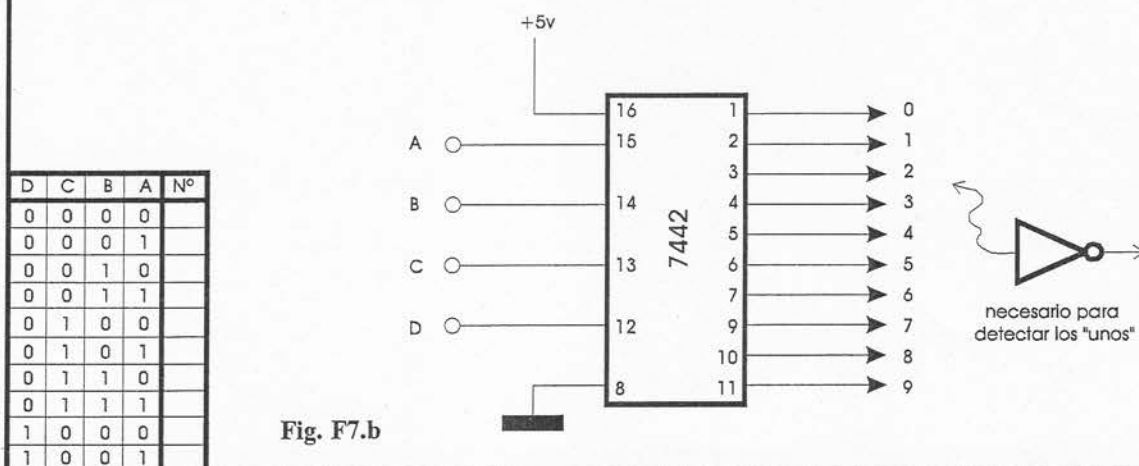


Fig. F7.b

En este circuito aplicaremos los niveles lógicos de la tabla y comprobaremos en que salida ( de la 0 a la 9 ) nos da un 1 lógico siendo el nº de esa salida el nº decimal obtenido.

Como el 7442 tiene a 1 todas las salidas a excepción de la activa, que estará a 0 , deberemos invertirlas para obtener un 1 solamente en la salida apropiada y poder visualizarla con un detector de "unos".

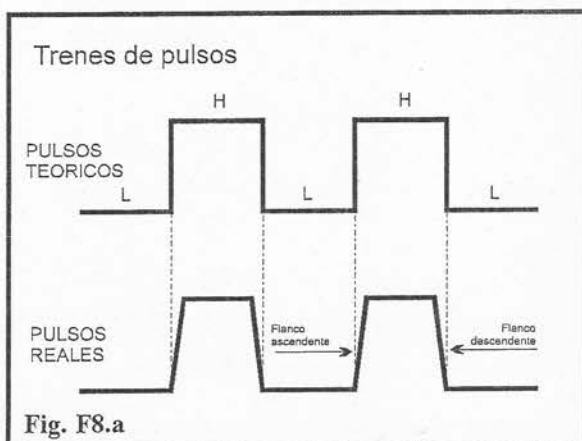


**ELECTRÓNICA DIGITAL: Generadores de trenes de pulsos**

Ficha: 8

Los generadores de trenes de pulsos, reciben también el nombre de *relojes*.

En la figura podemos observar la diferencia entre la forma que tienen los pulsos teóricos y una aproximación a como son estos en la realidad.


**Fig. F8.a**

Debemos de diferenciar, en cada pulso, dos cambios:

1. El paso de nivel bajo (L) a nivel alto (H).
2. El paso de nivel alto (H) a nivel bajo (L).

El paso de un nivel a otro, en la práctica, no es instantáneo debido al *retraso de propagación*. Durante ese tiempo tiene lugar un flanco de subida o ascendente si pasa de L a H, o un flanco de bajada o descendente si pasa de H a L.

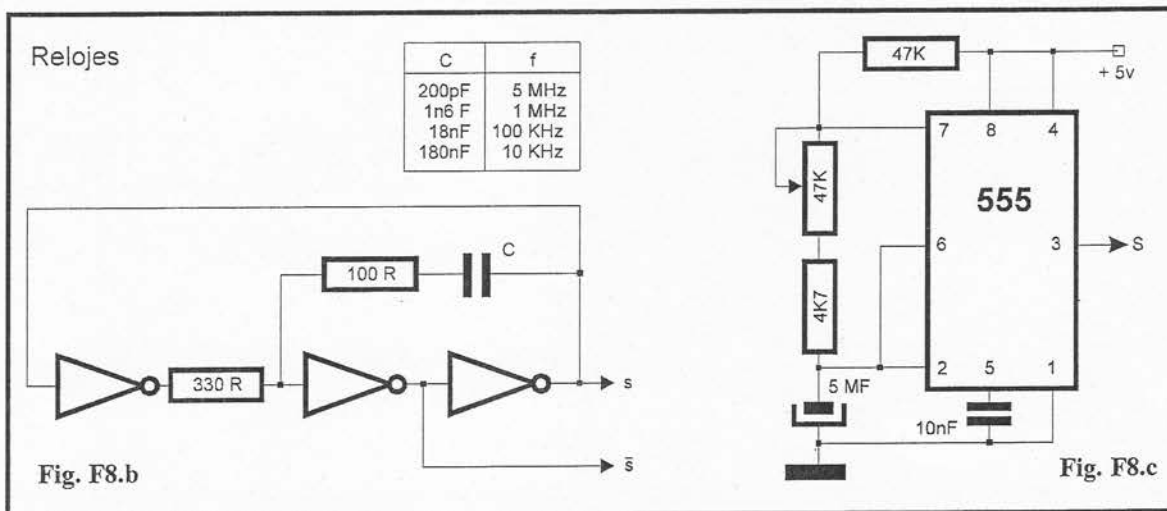
Este detalle debe de tenerse presente cuando se trabaja con circuitos controlados por reloj, ya que algunos actúan al detectar un flanco de subida y otros al detectar un flanco de bajada.

A continuación (Figs. F8.b y F8.c) exponemos un par de circuitos prácticos que nos permitirán obtener en sus respectivas salidas trenes de pulsos de diferentes frecuencias y de niveles TTL.

La **Fig F8.b** representa a un reloj construido con inversores y muy pocos elementos más.

Como ya se conoce como conectar un circuito inversor (puertas NOT; tipo 7404 o 7406) se han obviado las conexiones de alimentación y el patillaje del chip. (Si hay dudas, remitirse a las Fichas 1 y 2).

En este circuito, la frecuencia de los pulsos es fija pero eligiendo adecuadamente la capacidad del condensador C, es posible hacerlo *oscilar* a la frecuencia que nos interese. Además, posee una segunda salida que es complementaria de la primera, (si en una hay un 0 en la otra habrá un 1 y viceversa).


**Fig. F8.b**
**Fig. F8.c**

En la **Fig F8.c** tenemos otro generador de pulsos, esta vez construido a partir del versátil 555 montado como multivibrador astable. Su constante de tiempo viene dada por:  $R \times C$ , siendo R la suma de las resistencias serie (la ajustable de 47K y la fija de 4K7) y C el condensador de 5 MF. Así, modificando cualquiera de estos valores (en el esquema se haría la modificación variando manualmente la R ajustable) se aumentaría o disminuiría la frecuencia de los pulsos obtenidos a sus salida.

Debe de hacerse constar que con este chip se pueden realizar múltiples circuitos para distintas aplicaciones.

Las básculas son elementos lógicos biestables. Estas reciben también el nombre de *flip-flops*. Su salida, depende de las señales aplicadas a sus entradas y solo presentará en esta un **0** o un **1** lógico. El paso de **0** a **1** de su salida está ordenado por una o varias señales de control aplicadas a sus entradas.

Toda báscula está definida por dos características:

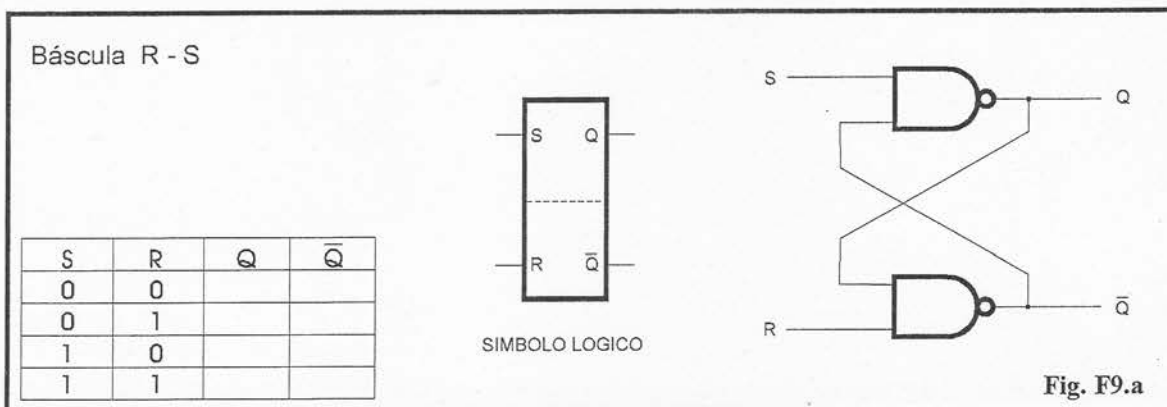
- a. Tiene 2 salidas invertidas entre sí. Si en una hay un **0** en la otra habrá un **1** y viceversa.
- b. Tiene 2 estados estables. Se designan por: *estado 0* y *estado 1*.

Si la báscula recibe durante un instante la señal para ir al *estado 0*, el circuito bascula a esa condición y permanecerá en ella hasta que le llegue una señal ordenándole ponerse en el *estado 1*.

Po lo que hemos visto, las básculas son elementos que pueden almacenar el *estado* en el que están situadas aunque desaparezca la señal de entrada que las obligó a situarse en esa condición. Esto es, en síntesis, la base del funcionamiento de las memorias; es por este motivo por el que reciben el nombre de: *elementos de memoria*.

Los 2 estados en los que puede situarse una báscula dependen del nivel lógico que tenga la salida **Q**.

- Si la salida **Q** tiene un **1**, la báscula estará en *estado 1* o "activa".
- Si la salida **Q** tiene un **0**, la báscula estará en *estado 0* o "reposo".

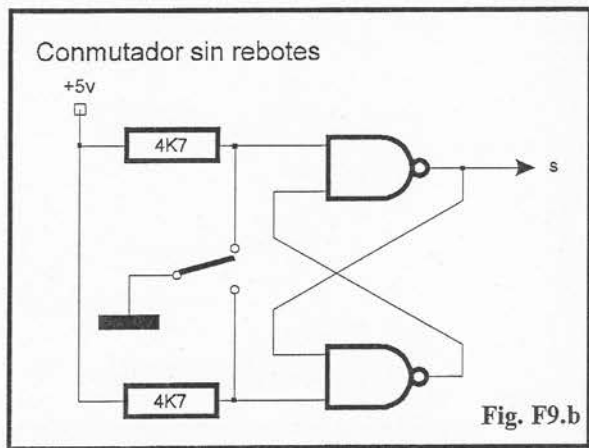


Dentro del amplio tipo de básculas, las **Básculas R-S** son las memorias más sencillas que existen.

En la Fig. anterior podemos apreciar su *entrada de información*: **S** (Set) y su *entrada de borrado*: **R** (Reset) que sirve para borrar la información que se le hubiera aplicado con anterioridad a **S**.

Según la tabla de verdad de las puertas NAND, estudiar el comportamiento de la báscula de la Fig. F9.a y deducir su propia tabla de verdad antes de la experimentación. Para ello partiremos del supuesto que las entradas **R** y **S** están a nivel lógico **1** y que la salida **Q** está a nivel lógico **0**.

En esta báscula NAND la transición de los estados se produce con los *flancos* descendentes aplicados en **R** y **S**.



Una variación del circuito báscula R-S nos permite construir un práctico eliminador de rebotes: **Fig. F9.b**

Cuando se desean producir pulsos con un simple pulsador (interruptor o conmutador) para aplicarlos a circuitos que "cuenten" pulsos, es frecuente un conteo distinto al introducido. Esto es debido a la producción de pulsos añadidos por el rebote de los contactos (espureos).

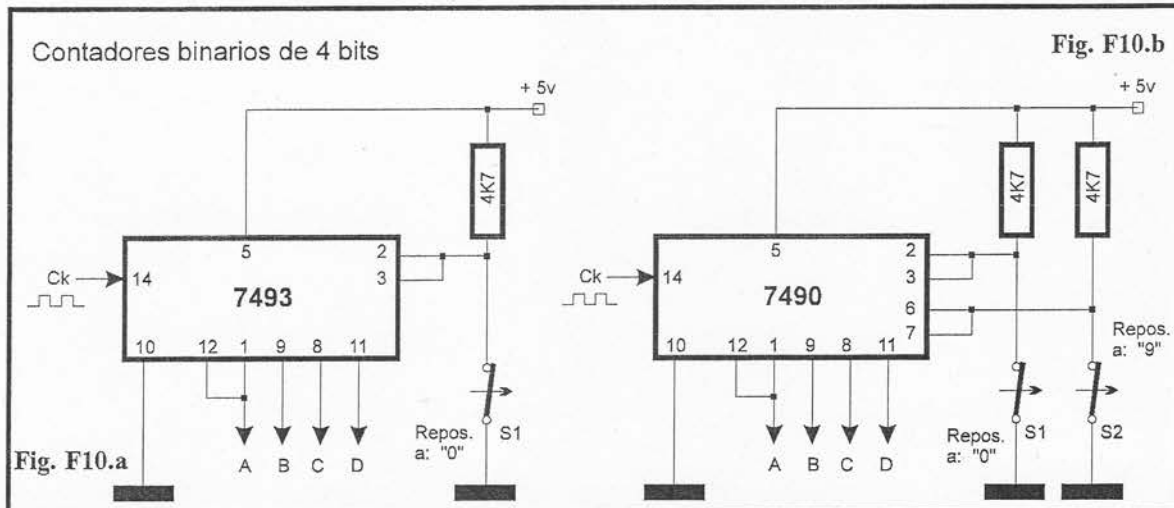
Como ya conocemos el efecto memoria de las básculas, la interpretación de este circuito es evidente.

Utilizamos un conmutador normal que se encargará de poner a **0** la entrada **S** (mientras la **R** está a **1** por mediación de la resistencia de 4K7) y en la otra posición se invierten los términos, con lo cual, en la salida **Q** se alternarán los niveles lógicos **0** y **1**.

ELECTRÓNICA DIGITAL: Contadores Binarios

Ficha: 10

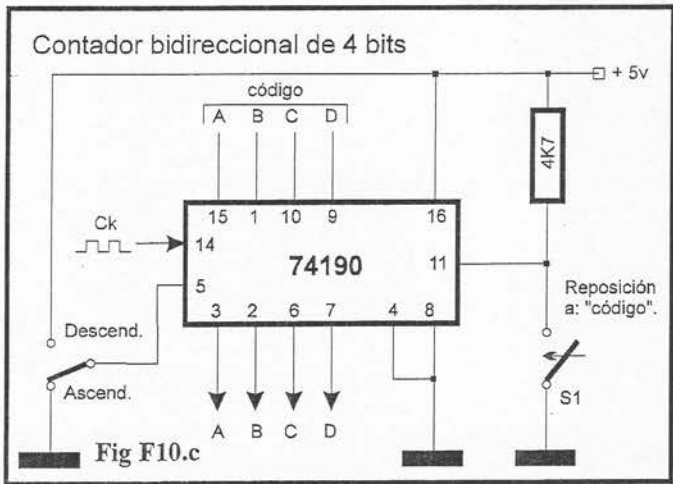
Los contadores binarios son circuitos que están formados interiormente por flip-flops tipo: J-K, R-S, D y T. Se emplean generalmente para contar los pulsos que se aplican a su entrada, por lo tanto, su campo de aplicación es muy extenso: contadores, secuenciadores, divisores, medidores de tiempos, etc, etc .



En las figs **F10.a** y **F10.b** podemos ver los esquemas prácticos de dos contadores binarios muy similares. De hecho, ambos contadores son compatibles patilla a patilla; no obstante, es recomendable el uso del 7490 debido a que, al pasar de 9, empezará automáticamente de nuevo su conteo de forma correcta: 0, 1, 2, etc.; cosa que no ocurre con el 7493, que al pasar de 9 se equivoca en el conteo. Además, el 7490 posee dos opciones de reposición: al abrir el interruptor S1 (pone a 1 las patas 2 y 3) repone a 0, es decir, empieza el conteo a partir del principio (de 0); al abrir el S2 (pone a 1 las patas 6 y 7) repone a 9.

Las salidas en código BCD (A - B - C - D), pueden aplicarse a un decodificador de BCD a 7 segmentos para ser visualizadas en un display; (ver Ficha nº 6).

La pata 14, es la entrada de pulsos de reloj (Reloj = Clock = Ck) y estos se pueden generar de forma manual sin rebotes (ver Ficha nº 9), o mediante un generador de trenes de pulsos (ver Ficha nº 8).



En la Fig **F10.c**, tenemos un contador que permite contar en forma ascendente (como los vistos), o descendente, es decir, hacia atrás; con solo dar un 0 o un 1 a su pata número 5.

Además cuenta con otra ventaja significativa: por medio de S1, dándole un 0 a su pata 11, es capaz de reponer a cualquier número prefijado con anterioridad en código binario y aplicado a las patas 15, 1, 10 y 9 respectivamente.

Al igual que en los circuitos anteriores, la reposición se puede hacer de forma manual (como figura en el esquema) o de forma automática por mediación de otro circuito que, en el momento adecuado, le dará el 0 o el 1 necesario en su caso para realizar dicha reposición.

Con los contadores también se pueden hacer divisores. Por ejemplo: observar cual es la ultima salida activa, si es la 10, con tomar esa única salida para el circuito siguiente ya tendremos a su entrada 1 pulso por cada 10 que reciba el contador. Como se ha podido deducir, hemos construido un divisor por 10.



Fig. F11.a

En la fig. F11.a, está representado el patillaje de conexiones de un contador decimal, el HCF 4017B de la familia C-MOS, que es un circuito muy versatil.

La pata 14 es la entrada de reloj, que se puede habilitar a no con un 0 o un 1 aplicado en la pata 13.

Se puede reponer a 0 aplicando un 1 en la pata 15.

Las salidas (1 a 10) se designan de Q0 a Q9. La pata 12 es la salida de acarreo.

En el circuito práctico mostrado en la fig F11.b, cada salida (Q0 - Q9) va pasando de 0 a 1 con cada pulso de reloj aplicado a su entrada. De esta forma, solamente una de sus salidas (la activa) estará a nivel alto o a 1 lógico.

Cuando aparece un 1 en la salida Q9 la salida de acarreo se podrá a nivel alto (1 lógico).

Se puede hacer que el circuito cuente desde 0 hasta 10 o hasta cualquier numero entre ellos. P.E. para hacer que cuente de 0 a 5, uniremos la salida siguiente (o sea, la 6) a la pata de reset (pin 15). A partir de entonces contará: 0 - 1 - 2 - 3 - 4 - 5, y al sacar un 1 la pata 6, lo reseteará y comenzará de nuevo en 0.

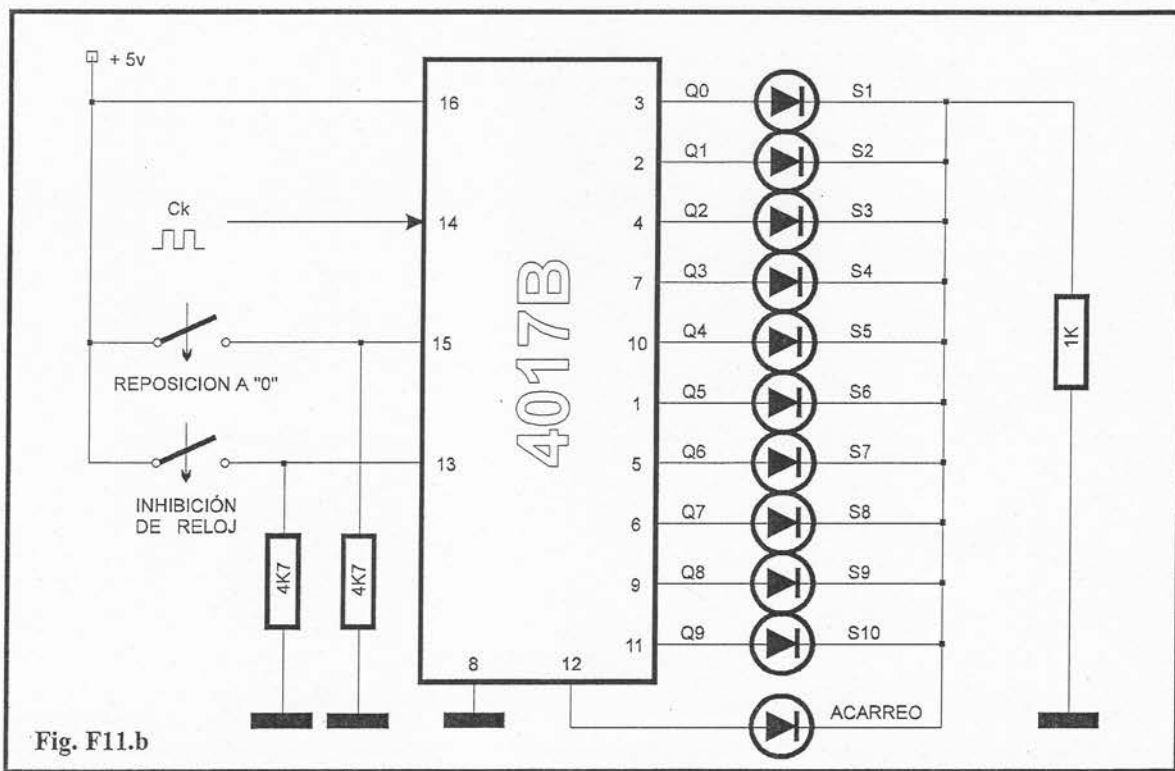


Fig. F11.b

ELECTRÓNICA DIGITAL: Memorias RAM

Ficha: 12

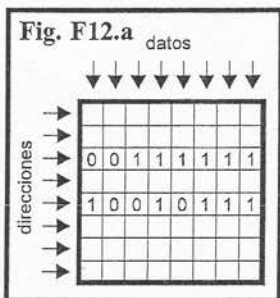
Las memorias, en general, pueden considerarse como una especie de casilleros en donde se pueden almacenar datos (ceros y unos) de forma temporal (memorias RAM) o de forma permanente (memorias ROM).

Cuando hablamos de memorias RAM, hablamos de memorias de acceso aleatorio "Random Access Memory", es decir, archivadores en los cuales una vez indicada la fila (*dirección*) en la queremos introducir los datos, nos permite guardarlos en esa zona y leerlos en cualquier momento con solo indicarle la dirección adecuada.

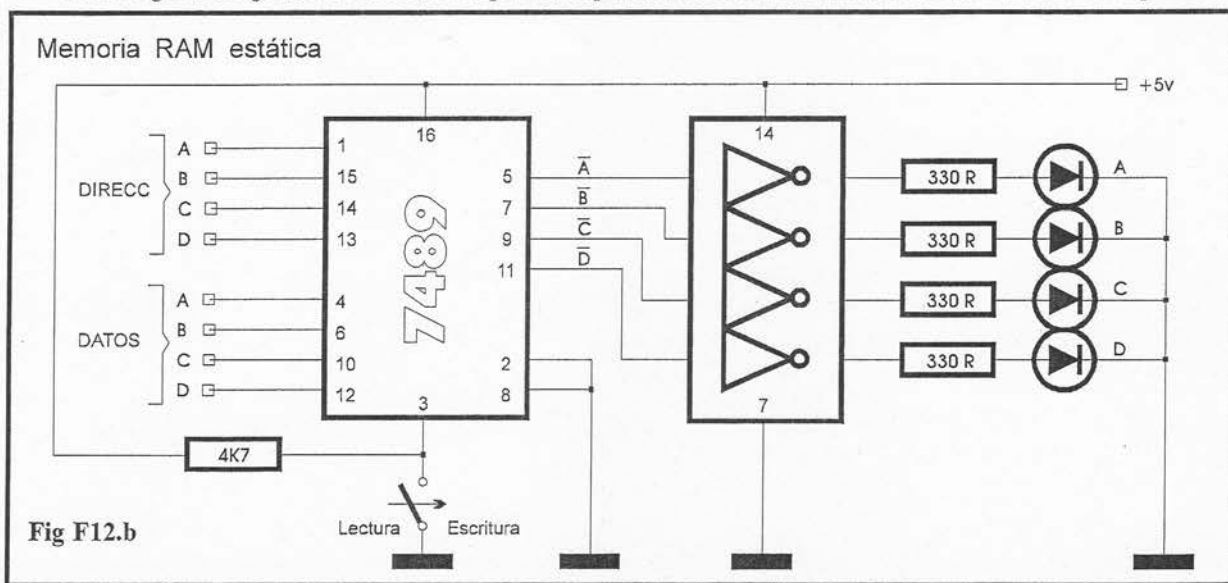
Este tipo de memorias tienen la ventaja de poder repetir las operaciones de lectura y escritura de datos cuantas veces lo deseemos, pero tienen el "inconveniente" de que son *volátiles*, esto es, que una vez que se le corte la alimentación a la memoria, los datos que tuviera se pierden irremisiblemente.

La fig. F12.a muestra un casillero de memoria en el cual hay grabados datos en dos filas o direcciones y que, como puede apreciarse, contienen solamente ceros y unos.

Las memorias RAM *volátiles* se pueden dividir, a su vez, en *estáticas* y *dinámicas*: las *estáticas* están formadas por flip-flops, mientras que las *dinámicas* almacenan su carga en condensadores teniendo como contrapartida la necesidad de ser "releídos" y "reescritos" continuamente debido a que la carga de los condensadores dura muy poco tiempo. A esta operación de se le llama *de refresco*.



En la siguiente figura, se muestra una aplicación práctica de una memoria RAM estática TTL: el chip 7489.



Después de montado el circuito propuesto, pasaremos a indicar *dirección y datos*, apoyándonos en la tabla adjunta y anotando los datos introducidos.

Tanto para datos como para direcciones los niveles lógicos se darán uniendo con cablecillos las entradas indicadas a +5v (1 lógico) o a 0v o masa (0 lógico).

Una vez "conectada" una dirección y sus datos correspondientes se actúa sobre el interruptor hacia el lado de escritura (da un 0 a la pata 3) durante unos instantes y se lleva de nuevo a la posición de lectura. Se apreciará ya en su salida el dato que ha sido grabado.

Repetir la operación para varias direcciones de memoria (no hace falta cubrir las todas), recordando accionar el interruptor de escritura cada vez que se deseen almacenar los datos.

Para leer cualquier posición de memoria solo se necesita "conectar" el número de dicha dirección y los datos almacenados se visualizarán automáticamente en la salida. Cerciérenmonos que el interruptor de lectura - escritura se encuentre en posición lectura.

Como última prueba, teniendo algunas direcciones cargadas con datos y anotadas sobre papel, desconectar por un instante el positivo o el negativo de la alimentación; volver a conectar y comprobar los datos que teníamos en sus correspondientes direcciones.

Tabla de ensayo

DIRECC	DATOS
0 0 0 0	
0 0 0 1	
0 0 1 0	
0 0 1 1	
0 1 0 0	
0 1 0 1	
0 1 1 0	
0 1 1 1	
1 0 0 0	
1 0 0 1	
1 0 1 0	
1 0 1 1	
1 1 0 0	
1 1 0 1	
1 1 1 0	
1 1 1 1	

HOJA PARA LA TOMA DE DATOS DE LAS PRÁCTICAS PROPUESTAS

FICHA 2

AND			OR			NAND			NOR		
e1	e2	s	e1	e2	s	e1	e2	s	e1	e2	s
0	0		0	0		0	0		0	0	
0	1		0	1		0	1		0	1	
1	0		1	0		1	0		1	0	
1	1		1	1		1	1		1	1	

NOT		DOBLE NEGACIÓN		
e	s	e	s1	s2
0		0		
1		1		

FICHA 3

EXOR			EXNOR			SEMISUMADOR			
e1	e2	s	e1	e2	s	e1	e2	s	a
0	0		0	0		0	0		
0	1		0	1		0	1		
1	0		1	0		1	0		
1	1		1	1		1	1		

FICHA 6

DECODIFICADOR 7 SEGMENTOS

D	C	B	A	a	b	c	d	e	f	g	Nº
0	0	0	0								
0	0	0	1								
0	0	1	0								
0	0	1	1								
0	1	0	0								
0	1	0	1								
0	1	1	0								
0	1	1	1								
1	0	0	0								
1	0	0	1								

FICHA 7

CODIF. D - B

Nº	D	C	B	A
0				
1				
2				
3				
4				
5				
6				
7				
8				
9				

CODIF. B - D

D	C	B	A	Nº
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	

FICHA 9

BASCULA R-S

S	R	Q	Q̄
0	0		
0	1		
1	0		
1	1		

Nombre:

Curso:

Fecha:

Firma:

FICHA 12

MEMORIAS RAM

DIRECC				DATOS			
D	C	B	A	D	C	B	A
0	0	0	0				
0	0	0	1				
0	0	1	0				
0	0	1	1				
0	1	0	0				
0	1	0	1				
0	1	1	0				
0	1	1	1				
1	0	0	0				
1	0	0	1				
1	0	1	0				
1	0	1	1				
1	1	0	0				
1	1	0	1				
1	1	1	0				
1	1	1	1				

DIRECC				DATOS			
D	C	B	A	D	C	B	A
0	0	0	0				
0	0	0	1				
0	0	1	0				
0	0	1	1				
0	1	0	0				
0	1	0	1				
0	1	1	0				
0	1	1	1				
1	0	0	0				
1	0	0	1				
1	0	1	0				
1	0	1	1				
1	1	0	0				
1	1	0	1				
1	1	1	0				
1	1	1	1				